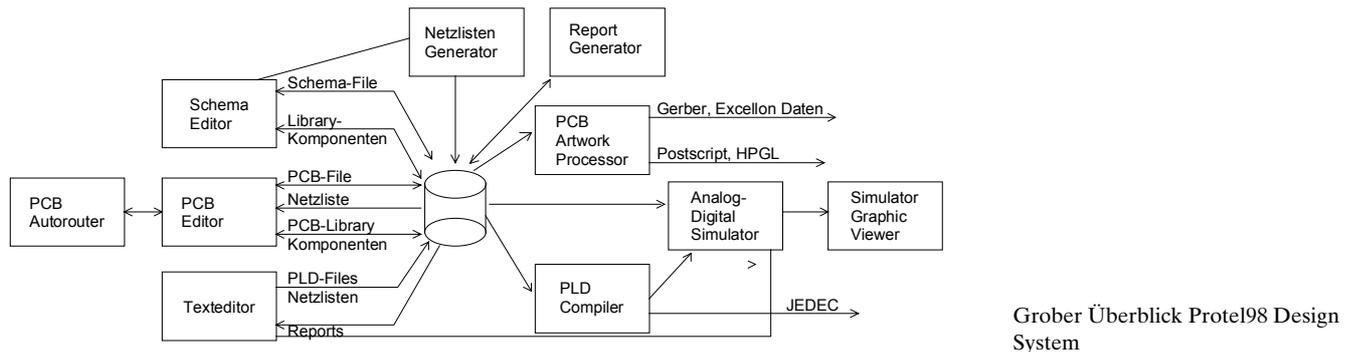


# Projektwoche E97E/1999: ECAE Projekt

## Umfeld

ECAE (Electrical Computer Aided Engineering) Werkzeuge sind heute unverzichtbare Hilfsmittel im täglichen Entwicklungsumfeld des Ingenieurs. Sie wirken unterstützend im Entwurf, Erstellen von Schemata/Konstruktionsunterlagen, Simulation und Dokumentation.

Das hier an der Schule verwendete Werkzeug der Firma Protel deckt alle obigen Bereiche ab. Es ist eine PC-basierte Lösung in der mittleren Preisklasse.



Alle Module werden von einer gemeinsamen Oberfläche (EDA Client98) bedient.

Gesamthaft kann man sagen, dass das Protel98 System ein ausgezeichnetes Preis/Leistungsverhältnis hat und sehr stabil läuft. Ausserdem ist es zu ORCAD V3, V4 Systemen kompatibel. Der Simulator ist ein neueres Produkt und braucht wohl noch etwas Reifezeit...

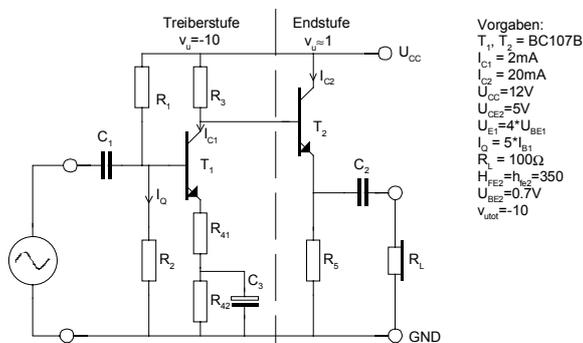
## Ziele

Anhand eines konkreten Entwicklungsprojektes sollen Erkenntnisse über den typischen Ablauf gewonnen werden:

- Einführung, Systemkonfiguration, Entwurf, Simulation der Schaltung anhand der Vorgaben. (8.2.)
- Zeichnen der Schemata und anschliessendes Ableiten der Netzliste. (8.2, 9.2)
- Erstellen der Leiterplatte aus den Netzlistendaten und Plotten des Films (9.2.)
- Besichtigung des Fertigungsprozesses der Leiterplatte (9.2.)
- Ergänzungen, Bestückung und Test (10.2.)

## Aufgabe

Entwickeln Sie in einer Zweiergruppe einen zweistufigen Kleinsignalverstärker gemäss folgendem Schema:



Die Aufgabe umfasst die vollständige DC-Dimensionierung der Schaltung, zeichnen des Schemas mit Protel, Erstellen der Netzliste für das PCB und Entwerfen der Leiterplatte. Die fertige Leiterplatte ist nachher zu bestücken und auszumessen.

## Arbeiten mit Protel 98

Nachfolgende Zusammenstellung zeigt rezeptartig wie man mit dem Protel98 System ein Schema und daraus die Leiterplatte erstellen kann. Hierbei wurde bewusst auf Einfachheit Wert gelegt. Protel98 ist ein komplexes Produkt, das für eine produktive Arbeit eine gewisse Einarbeitungszeit benötigt.

### Starten von Protel98

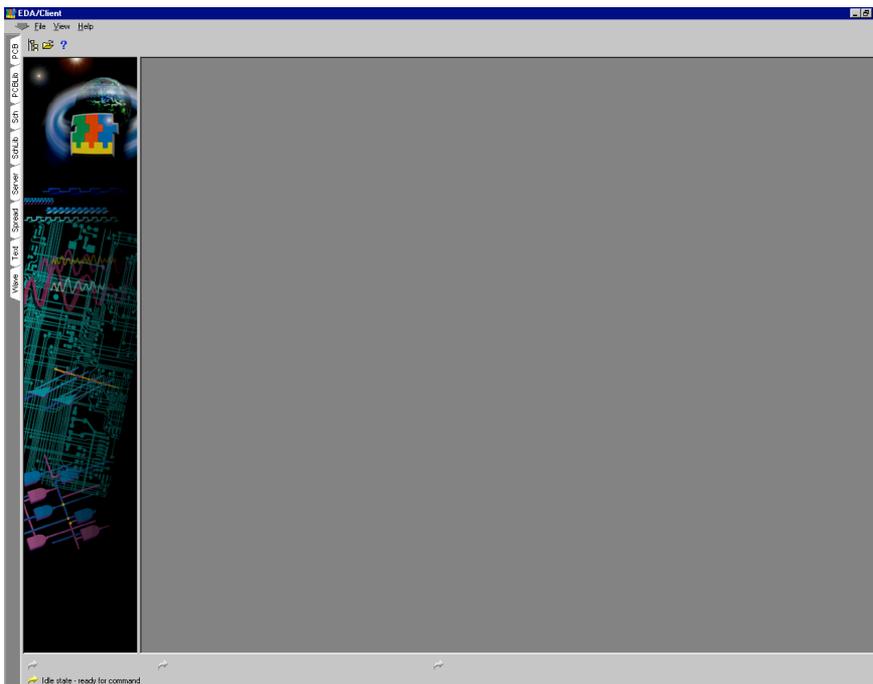
Protel98 ist auf unserem Netzwerk installiert und kann auf den Labor PC unter Windows NT benutzt werden. Erstmals muss es mit *Winstall* installiert werden. Dabei wird auch ein Verzeichnis auf dem persönlichen Laufwerk M: mit dem Namen *Protel* erzeugt. Dieses Verzeichnis nimmt im Regelfall alle Schemata, PCB und andere Protel-Dokumente auf.

Erstmals sind auch die benutzerdefinierten Bibliotheken in das neue Protel-Verzeichnis zu kopieren:

```
N:\E97\PROJW99\Protel\GKLIB.LIB -> M:\....\Protel  
N:\E97\PROJW99\Protel\GKPCB.LIB -> M:\....\Protel
```

Diese Bibliotheken beinhalten eine Reihe nützlicher Symbole und PCB-Komponenten.

1. Start des PC mit Windows NT, einloggen.
2. Protel starten: *Start/Programs/Engineering/Protel Design System*  
Es erscheint das Protel Logo und die Fenster, wie letztmalig das Programm verlassen wurde. Erstmals erscheint daher leere Oberfläche des EDA98 Client.



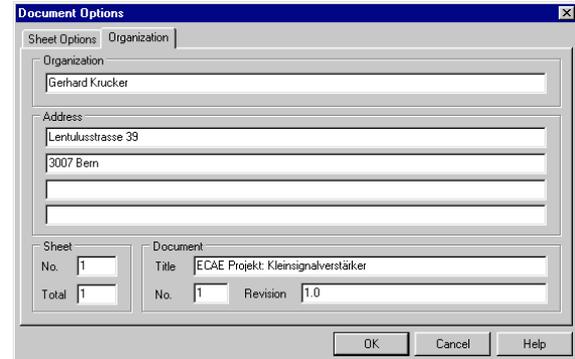
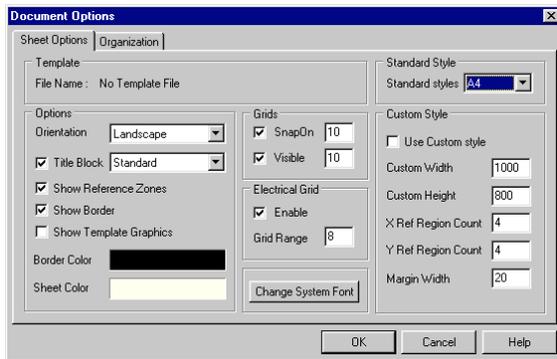
Über die seitlichen Reiter können die einzelnen Module aktiviert werden. Für unsere Zwecke sind von Interesse:

- SCH: Schema Editor
- PCB: PCB Layout

### Schema Editor starten

3. Neues, leeres Schema-Arbeitsblatt (Sheet) durch Wahl erzeugen. Dazu auf den Reiter SCH mit der linken Maustaste drücken.

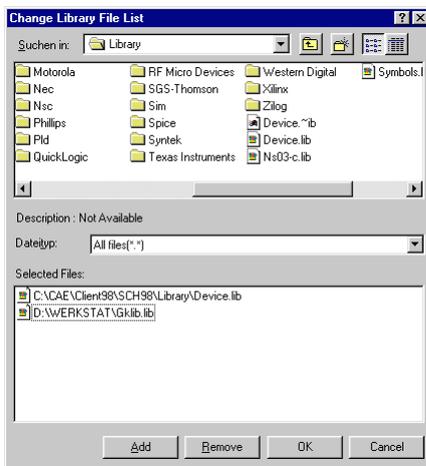
Zweckmässigerweise stellt man gerade Blattoptionen (A4, Name, Titel, etc.) ein. Dies geschieht mit dem Menüpunkt *Options/Document Options*:



4. Bibliotheken für Schemaeditor installieren (einmalig):  
In der linken Seite im Fenster oben den Knopf *Library Add/Remove* drücken. Nun zuerst Bibliothek GKLIB.LIB mit dem Knopf ADD zufügen. Nachher Pfad wechseln zu

Q:\Client98\Sch98\Library

und Bibliothek DEVICE.LIB zufügen. Das Bild sieht, abgesehen von den anderen Verzeichnisnamen, etwa so aus:



Beenden der Konfiguration mit OK.

Die Bibliothek DEVICE.LIB enthält die gängigen Komponenten, wie Widerstände, Kondensatoren, Stecker, Transistoren, etc., aber keine ICs und sonstige Spezialteile.

#### 5. Zeichnen des Schemas

Nützliche Tasten: PG DWN: Verkleinern (ZOOM -)

PG UP: Vergrössern (ZOOM +)

Space: Dreht gewähltes Element um 90°

x: Spiegelt gewähltes Element um die X-Achse

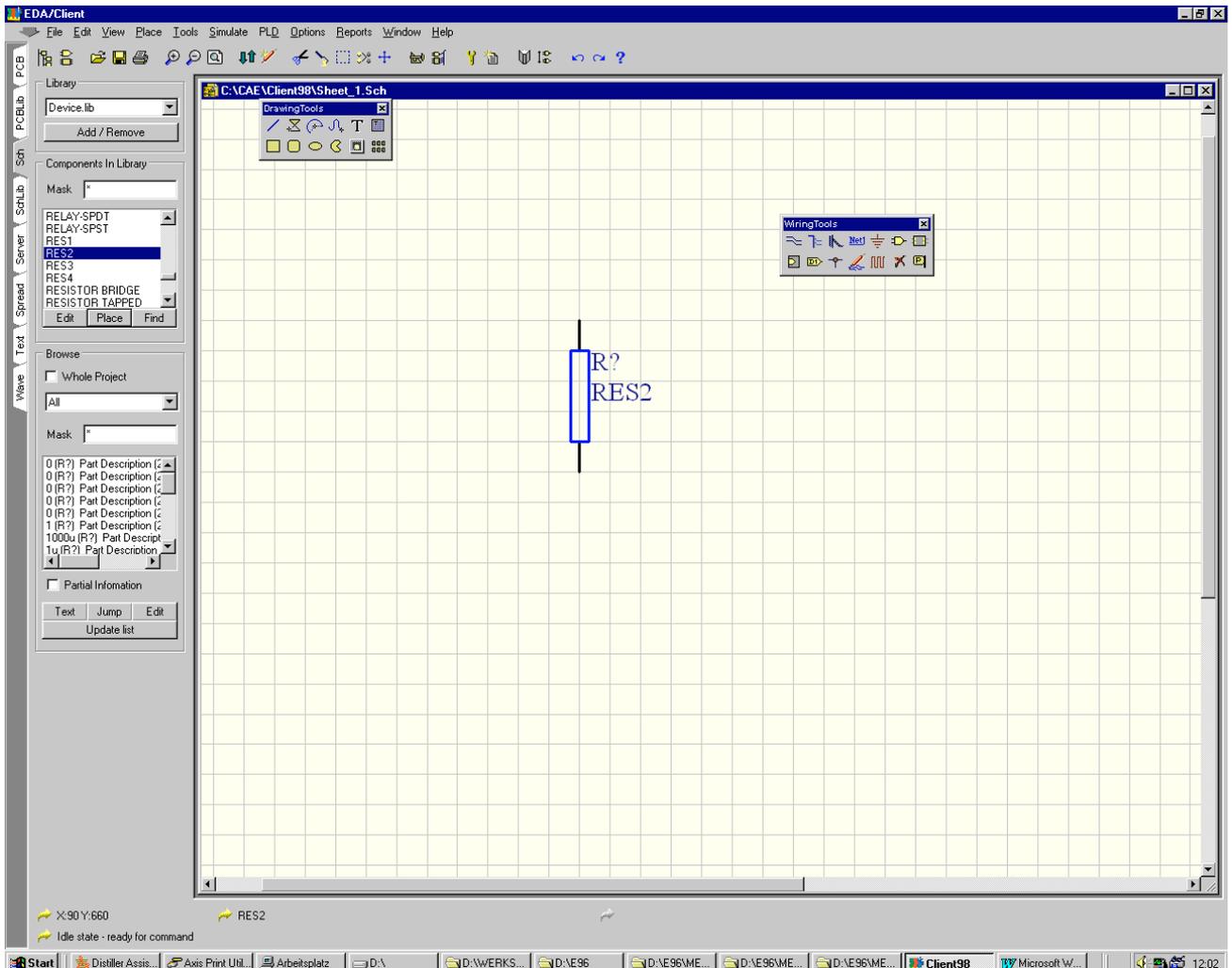
y: Spiegelt gewähltes Element um die Y-Achse

Das Element ist gewählt, wenn man den Cursor in die Komponente setzt und die linke Maustaste drückt. Die Beschriftungsfelder der Komponente erscheinen dann strichliert umrahmt.

### Plazieren der Widerstände

Sicherstellen, dass die Bibliothek DEVICE.LIB aktiv ist. Holen eines Widerstandes RES2 und PLACE drücken. Widerstand nachher im Schema mit linker Maustaste ungefähr plazieren.

Solange das Element noch nicht plaziert ist, kann mit der Space-Taste das Element in 90°-Schritten gedreht und mit den x-y-Tasten gespiegelt werden.



Nun werden die restlichen 5 Widerstände auf dem Arbeitsblatt plaziert. Die exakte Position spielt vorerst keine grosse Rolle, da sie später ohne Aufwand umplaziert werden können.

Dito werden die weiteren Komponenten plaziert:

- 1 Kondensator (DEVICE.LIB: CAP)
- 2 Elko (DEVICE.LIB: ELEKTRO1)
- 2 Transistoren (DEVICE.LIB: NPN)
- 2 Cinch-Buchsen (GKLIB.LIB: CINCH-BUCHSE, 2 ist Masse)
- 2 Anschlüsse (GKLIB.LIB: ANSCHLUSS)

### Umplazieren

Element anwählen, d.h. Cursor auf das zu verschiebende Element setzen nachher linke Maustaste drücken. Bei gedrückter Maustaste des Element verschieben. Es wird automatisch am Gitter ausgerichtet und gerastet.

### Elementwerte editieren

Durch Doppelklick auf die Komponente können in einem Dialogfenster sämtliche Attribute eines Elementes editiert werden:



Der *Footprint* verkörpert die Layoutinformation für das PCB. Falsche Footprints werden weder vom Schema-Editor noch vom Netzlistengenerator erkannt. Erst beim Einlesen der Netzliste in das PCB erfolgen entsprechende Fehlermeldungen. Die Footprints müssen aus dem PCB-Bauteilekatalog bestimmt werden.

Wir benutzen:

Widerstände: AXIAL0.4

Kondensatoren: RAD0.2

Elko: RB.1/.2 oder RB.2/.4

Transistor: TO92EBC/.2

Anschluss: PAD

Chinch.Buchse: CHINCH1

Die Footprints sind genau so einzugeben (Gross-Kleinschrift).

Der *Designator* verkörpert den Bauteilebezeichner. Man verwendet R für Widerstände, C für Kondensatoren etc. Das Fragezeichen wird bei einem Annotate-Vorgang durch eine Zahl ersetzt.

Part Type enthält den Elementwert.

Die weiteren Felder sind für uns nicht von Interesse.

### Verdrahten

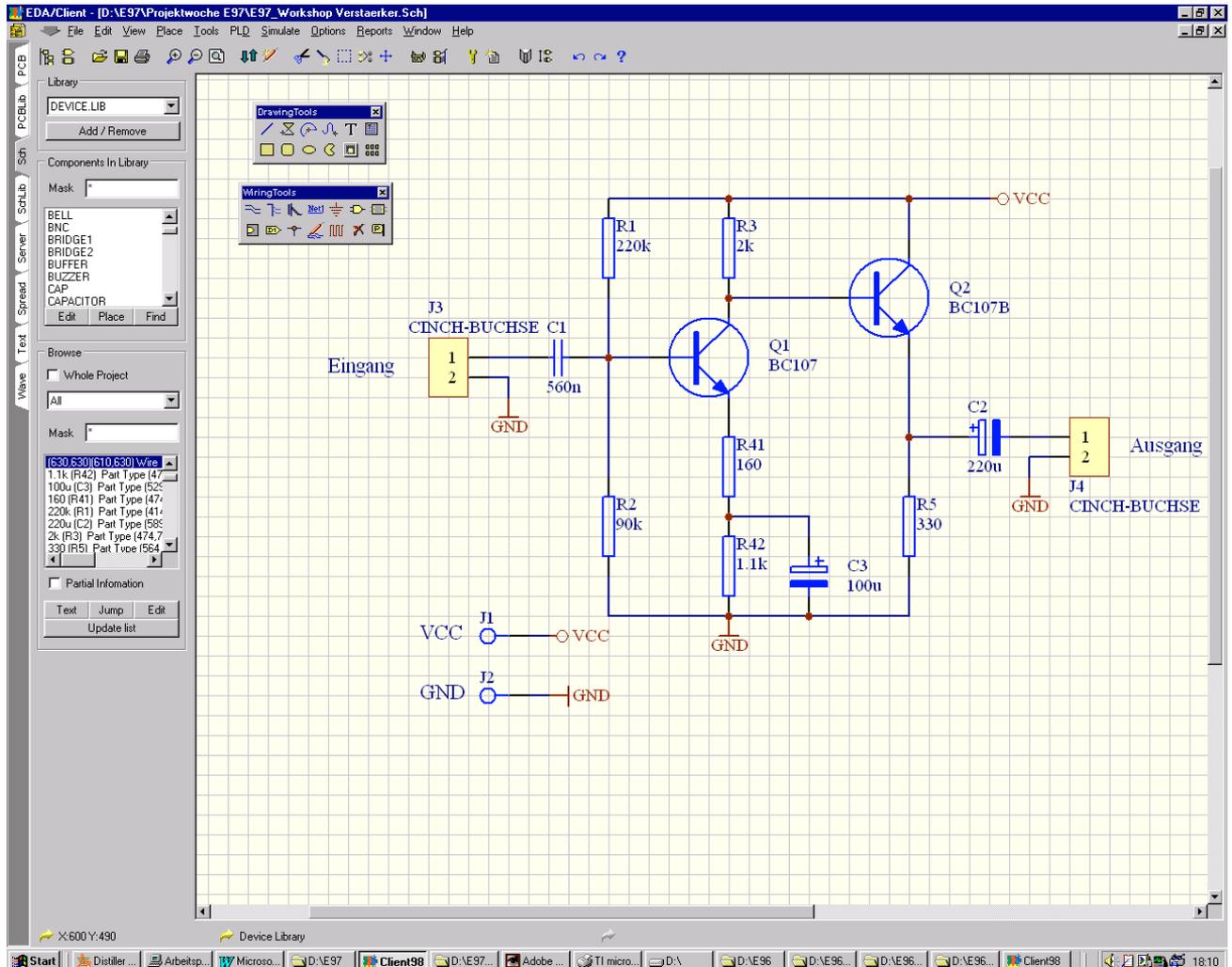
Werkzeuggestreife mit Verdrahtungshilfsmittel geeignet auf dem Schirm plazieren. Im Menü kann diese mit *View/Toolbars/Wiring Tools* geholt werden, falls nicht schon auf dem Schirm.



Ein Klick auf das Verdrahtungswerkzeug ändert den Cursor. Man wählt nun den Ausgangspunkt indem man einmal kurz anklickt. Beim verschieben sieht man wie der Draht gezogen wird. Man zieht bis zum Endpunkt und klickt wiederum einmal kurz.

Es können nur senkrechte oder waagrechte Verbindungen gezogen werden. Durch Anklicken der Verbindung können diese auch nachträglich editiert werden.

Man zeichnet alle Verbindungen ein und man erhält ein Schema etwa in der Gestalt:



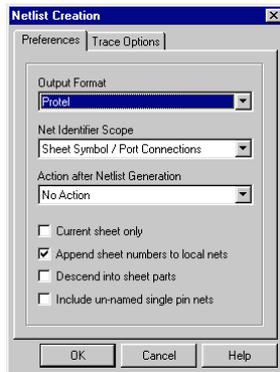
#### Hinweise:

- Die nicht anzuzeigenden Feldnamen (z.B. ANSCHLUSS) können ausgeblendet werden: Feldnamen doppelklicken und Checkbox *Hide* ankreuzen.
- Wenn alle Komponenten platziert sind einen Annotate-Durchlauf machen. Dazu Menüpunkt *Tools/Annotate* wählen. Danach sind alle Bauteilebezeichner mit Nummern versehen (R? wird z.B. zu R1). Der Annotatelauf öffnet nachher automatisch ein Textfenster, welches die Änderungen auflistet. Dieses wird nach Besichtigung geschlossen.
- Text kann mit Hilfe des Textwerkzeuges platziert werden. Dieses findet man in der *Drawing Toolbar* (Symbol T).

## 6. Netzliste Generieren

Ist das Schema fertiggestellt und mit allen Footprints versehen, kann die Netzliste erzeugt werden. Die Netzliste beinhaltet eine Liste wie alle Knoten der Schaltung miteinander verbunden sind.

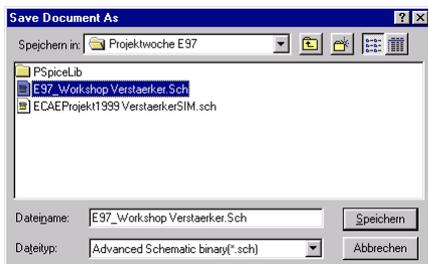
Die Netzliste wird über den Menüpunkt *Tools/Create Netlist* generiert. Es öffnet sich ein Dialogfenster, wo das Format der Netzliste gewählt werden kann. Hier ist *Protel* einzustellen. Die restlichen Felder bleiben unberührt:



Mit OK wird der Generator gestartet. Nachher wird automatisch ein Texteditorfenster geöffnet, das die Netzliste zeigt. Es wird nach Besichtigung geschlossen, da für uns keine interessanten Informationen enthalten sind.

## 7. Schema speichern

Über *File/Save* im Dialog das Schema im persönlichen Verzeichnis abspeichern:



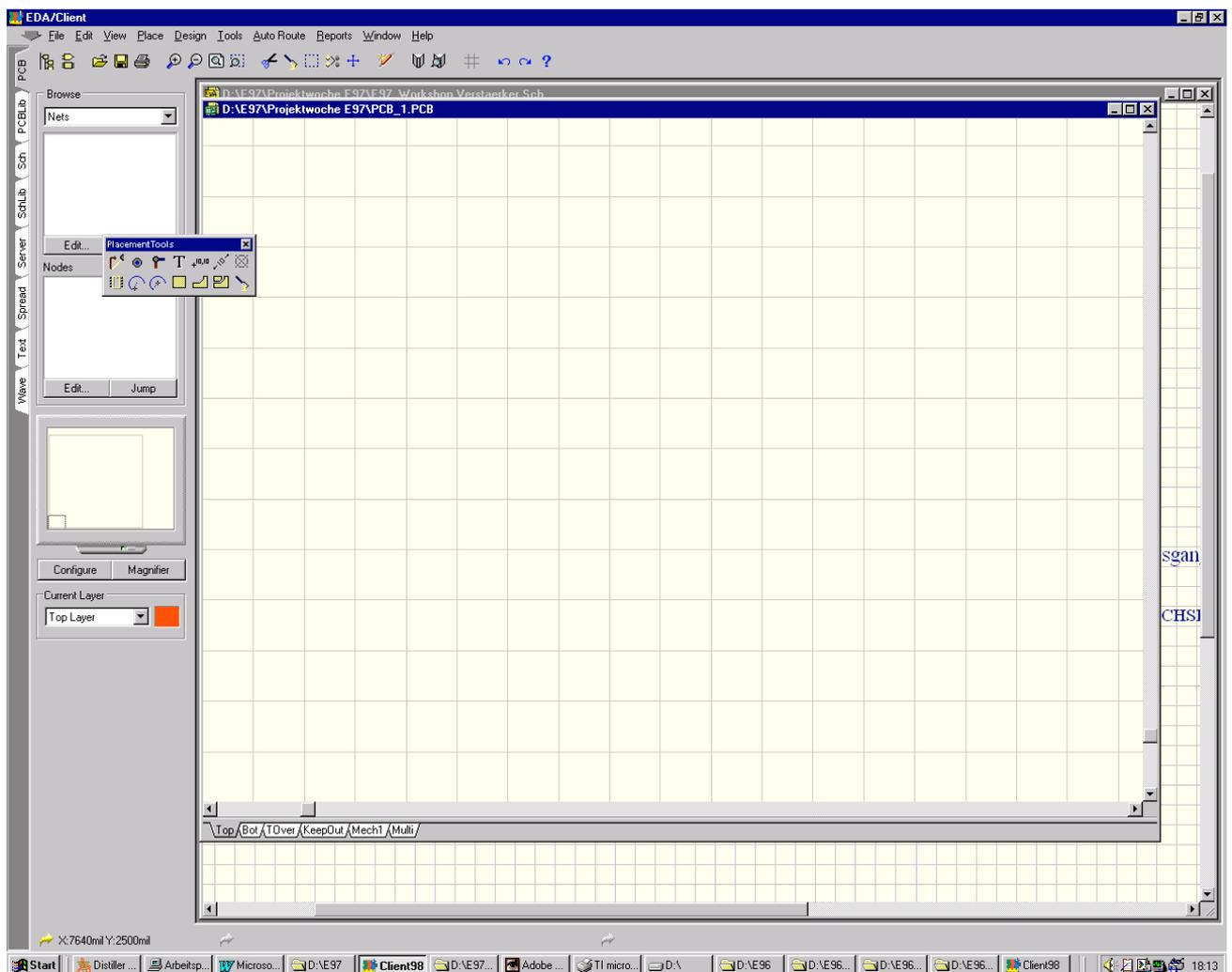
## PCB Layout Editor

Der PCB Layouter erlaubt den Entwurf von Leiterplatten. Es können maximal 16 Lagen (2 Speisungen und 14 Signallagen) bearbeitet werden. Das Verlegen der Leiterbahnen kann automatisch (Autoroute) oder von Hand erfolgen. Das Resultat der Arbeit sind Gerber-Files für den Photoplotter, NC-Daten für die Bohrmaschine und diverse Pläne für Bestückung, Bohrung, etc.

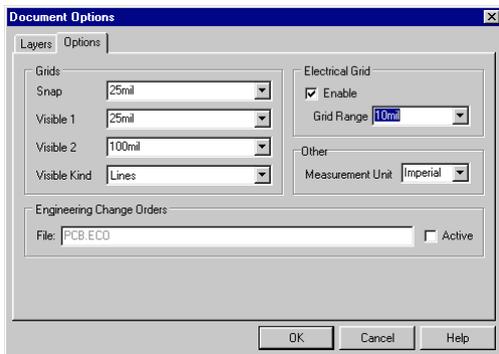
Für geringere Anforderungen können die Daten auch im PS-Format auf einem Laserdrucker auf eine Kunststoffolie ausgedruckt werden. Diese Folie wird nachher zum Belichten mit UV-Licht des fotobeschichteten Basismaterials benutzt. Nach dem Belichten wird die Leiterplatte ca. 2 Min. in einer NaOH –Lösung entwickelt und nachher etwa 10 Min. in einer warmen  $Fe_2Cl_3$  Lösung geätzt. Die Bohrlöcher werden an der ISBe von Hand auf der PCB-Bohrmaschine mit Hartmetallbohrer gemacht.

### Start des PCB Layout Editors

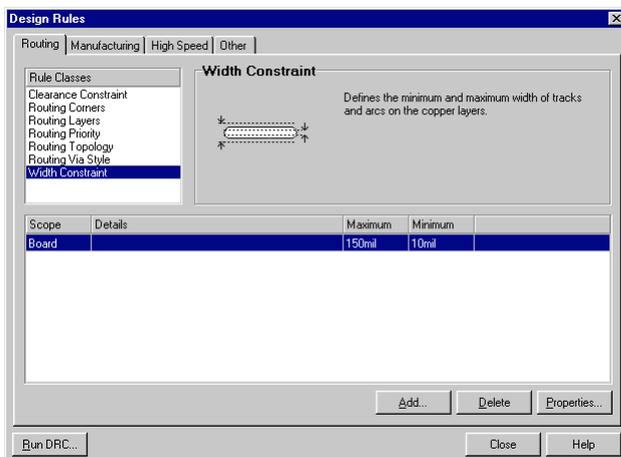
1. Reiter PCB anklicken. Ein leeres Blatt erscheint, im Hintergrund ist das Schema immer noch sichtbar:



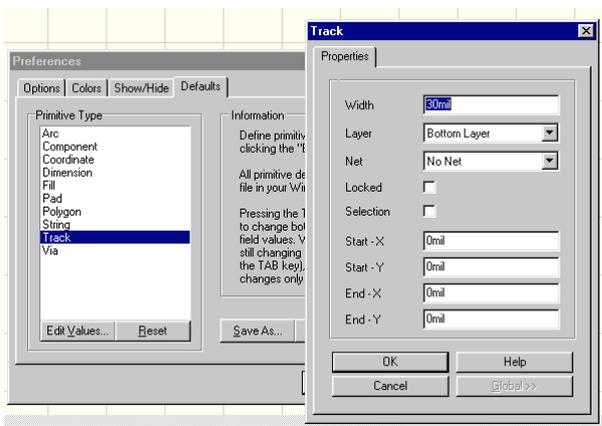
2. Zweckmässigerweise wird man zuerst die **Umgebung konfigurieren**.  
Menüpunkt: *Design/Options/Option* das Snap Grid auf 25mil setzen, *Visible Grid 1* auf 25mil und *Visible Grid 2* auf 100mil setzen.



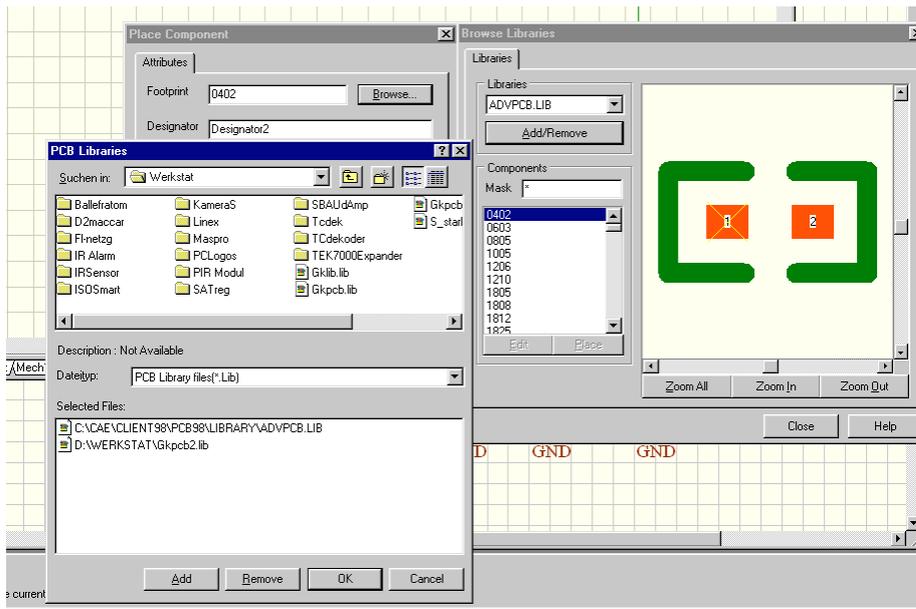
*Design/Rules* festlegen:  
Die maximale Leiterbahnbreite auf 150mil setzen:



Standardwerte für Leiterbahnbreite:  
Im Menüpunkt *Tools/Preferences* den *Track* auf 30mil setzen:



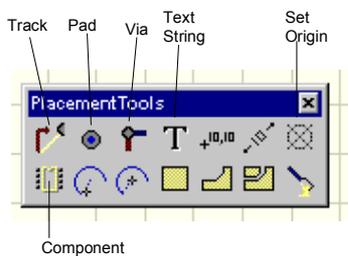
3. **Bibliotheken installieren (einmalig):**  
GKPCB.LIB aus dem persönlichen Verzeichnis und ADVPCB.LIB aus dem Laufwerk Q:\Client98\PCB98. Dazu im PCB Layouter im Menüpunkt *Place/Component/Browse* wählen:



#### 4. Zeichnen der Umriss der Leiterplatte

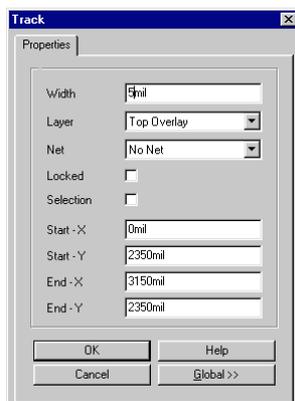
Wir wählen eine Grösse von 80x60mm (3150x2350mil) für die schlussendliche Realisation. Diese Umriss zeichnen wir auf dem Top-Overlay (Bestückungsaufdruck). Dazu klickt man auf den Reiter TOver. Dunkelgrün wird nun der Current Layer auf der linken Bildschirmseite angezeigt.

Mit PGUP, PGDOWN solange den Zoomfaktor ändern, bis man ein gut sichtbares Gitter hat. Ursprung des Koordinatensystems auf (0,0) setzen. Dazu den Knopf *Set Origin* in der *Placement Toolbar* benutzen. Nachher linke Maustaste drücken. Man erkennt nun links unten die neuen Koordinaten. Wird der Cursor bewegt, sollte er nun von (0,0) in 25mil-Schritten laufen.

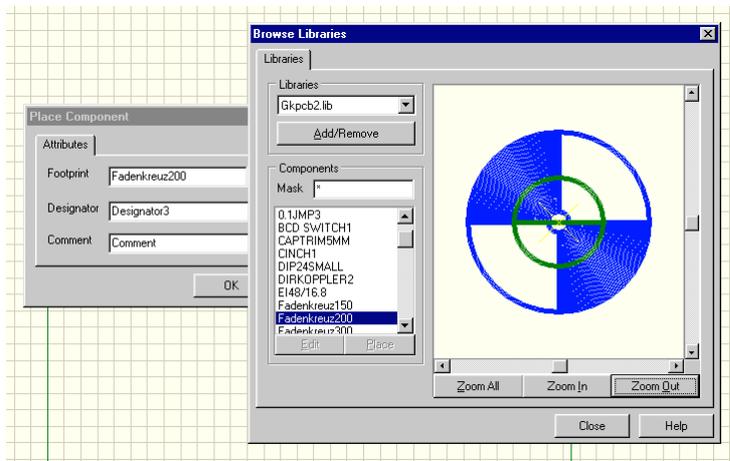


Man zeichnet nun mit 4 Tracks die Umriss der Leiterplatte. Dazu den Knopf *Place Track* benutzen.

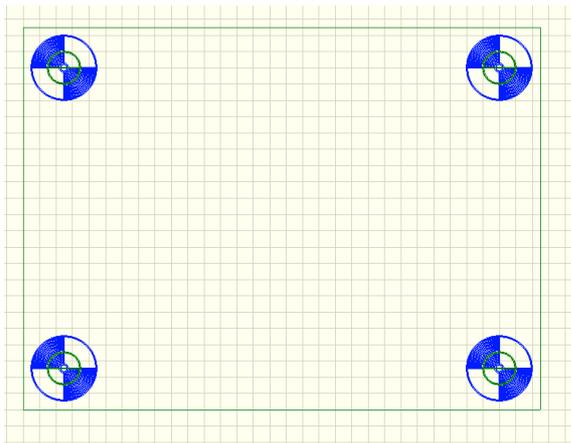
Die 30mil breiten Bahnen werden nun aus optischen Gründen auf 5mil reduziert. Dazu auf jede Bahn doppelklicken. Es öffnet sich ein Dialogfenster in dem die Parameter editiert werden können:



Wir plazieren in den Ecken nun noch 4 modifizierte Fadenkreuze. Sie dienen zur Befestigung der Standfüsse. Wir holen die Komponente FADENKREUZ 200 aus der Bibliothek GKPCB.LIB indem wir mit dem Knopf *Place Component* in der *Placement Toolbar* den Dialog öffnen:



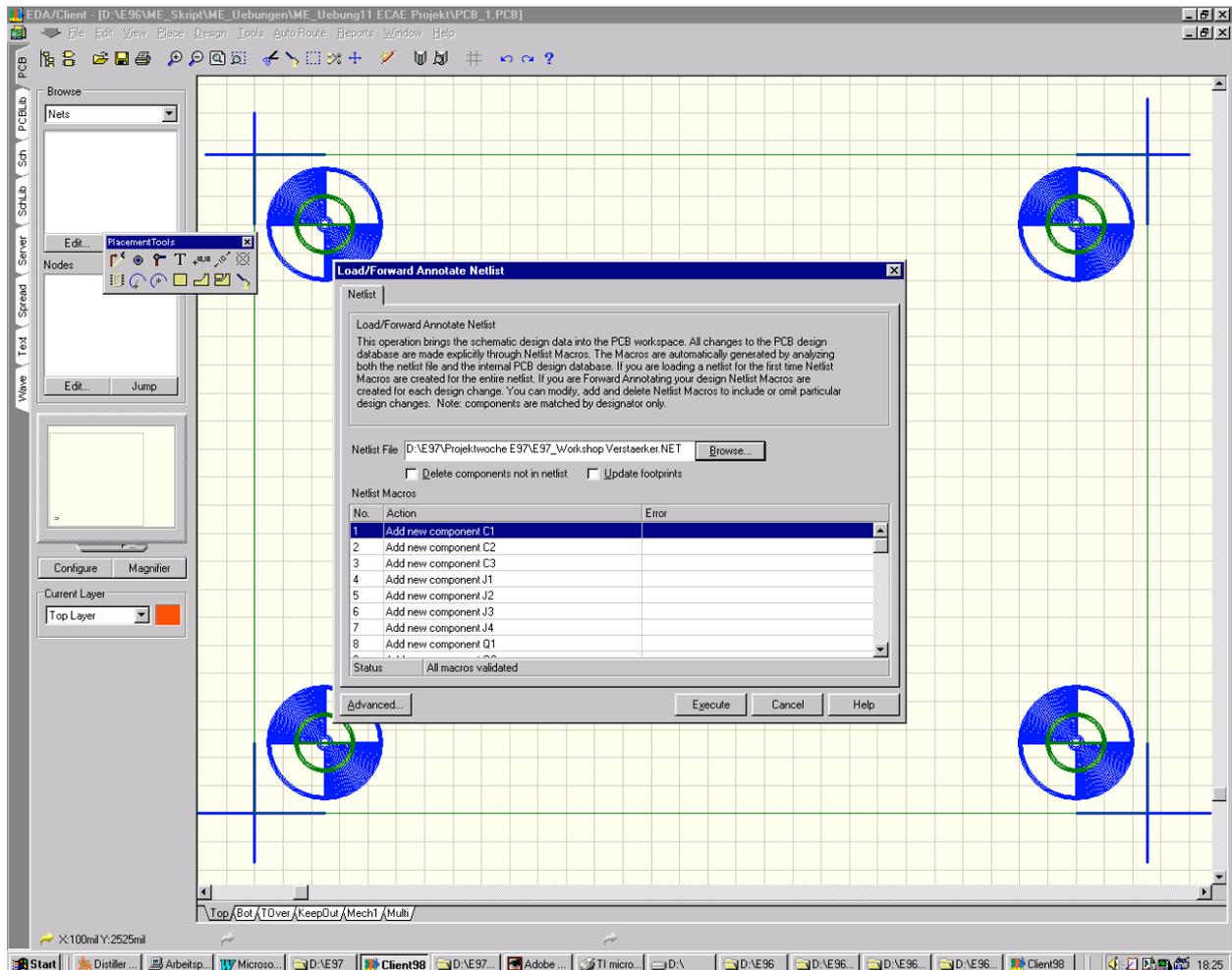
Wir plazieren die Fadenkreuze jeweils 250mil vom Rand entfernt:



Die Leiterplatte sollte nun als PCB File abgespeichert werden.

## 5. Netzliste importieren

Die Netzliste beinhaltet die Informationen welche Komponenten wie untereinander verbunden und welche Gehäuse benutzt werden . Das Einlesen geschieht dialogorientiert über den Menüpunkt *Design/Netlist*:



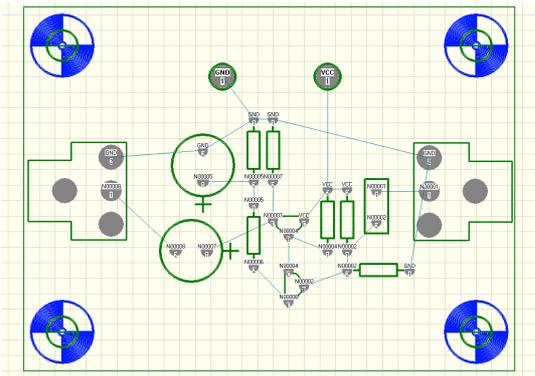
Die Netzliste wurde im Schemaeditor erzeugt und wird standardmässig im gleichen Verzeichnis abgelegt wie das Schema selbst und hat die Extension .NET.

Nach dem Einlesen werden etwaige Fehler aufgelistet. Meist sind dies Fehler in Gehäusedefinitionen, d.h. das angegebene Gehäuse existiert in keiner aktiven Bibliothek.

Nachher wird die Netzliste mit *Execute* aktualisiert. Dabei werden auch gerade die Komponenten auf die Leiterplatte plaziert, allerdings als Komponentenstack.

Die einzelnen Komponenten sind nachher durch Verschieben vom Stack zu holen und nach Bedarf auf der Platte zu plazieren. Das Verschieben erfolgt indem man mit dem Cursor auf die Komponente zeigt und bei gedrückter linker Maustaste das Element bewegt. Das gewählte Element kann dabei mit *Space*, *X,Y* in der Orientierung verändert werden.

Zweckmässigerweise beginnt man zuerst mit den Steckern und Anschlüssen, richtet diese so aus wie man sie schlussendlich benutzen möchte. Anhand der Verbindungsvektoren erkennt man auch sofort wie man die Bauteile plazieren und drehen muss.

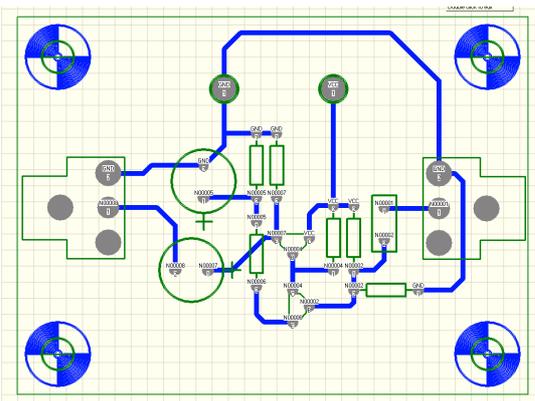


## 6. Leiterbahnen (Tracks) plazieren

Wir legen die Leiterbahnen von Hand auf die Unterseite. Wir wechseln zuerst auf den Bottom Layer, indem man auf den Reiter *Bot* klickt. Die Farbe des aktiven Layer wird jetzt blau angezeigt.

Man legt nun die Leiterbahnen, wie von den Vektoren vorgegeben. Ebenso sind die Anschlüsse der Komponenten mit den Netznummern versehen. Daraus erkennt man, was verbunden werden muss.

Nach diesem Schritt sieht die Leiterplatte etwa so aus:

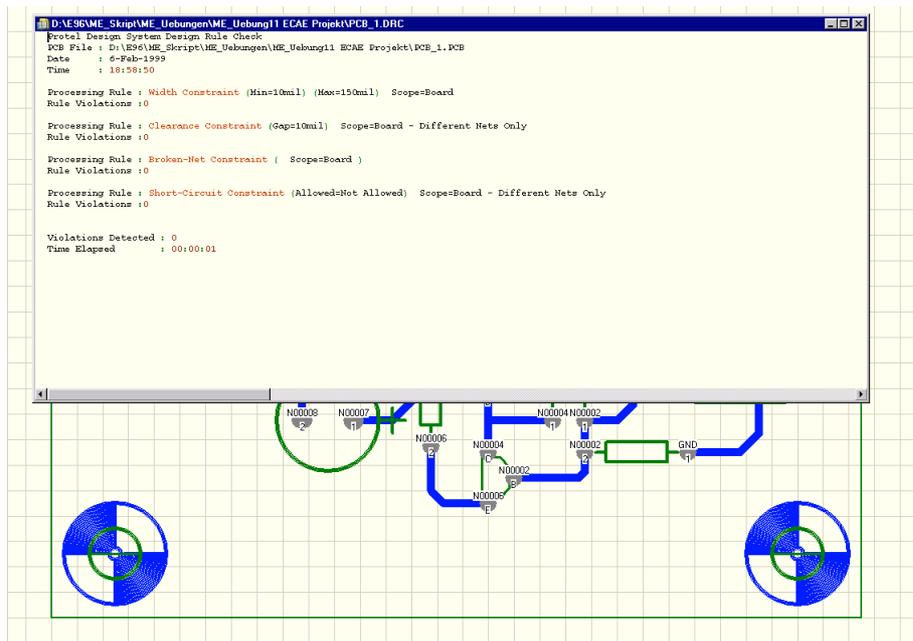


## 7. Design Rule Check

Mit dem Design Rule Check (DRC) können wir unseren Entwurf automatisch überprüfen lassen. Die Kontrolle umfasst :

- Korrektheit der elektrischen Verbindungen anhand der Netzliste
- Abstand der Bauteile und Leiterbahnen untereinander (Clearance) anhand der Vorgaben im PCB

Der DRC wird über den Menüpunkt *Desing/Rules* gestartet. Im Dialog kann spezifiziert werden was alles geprüft werden soll. Mit Run DRC erfolgt Prüfung und wird nachher als Text auf dem Bildschirm ausgegeben:



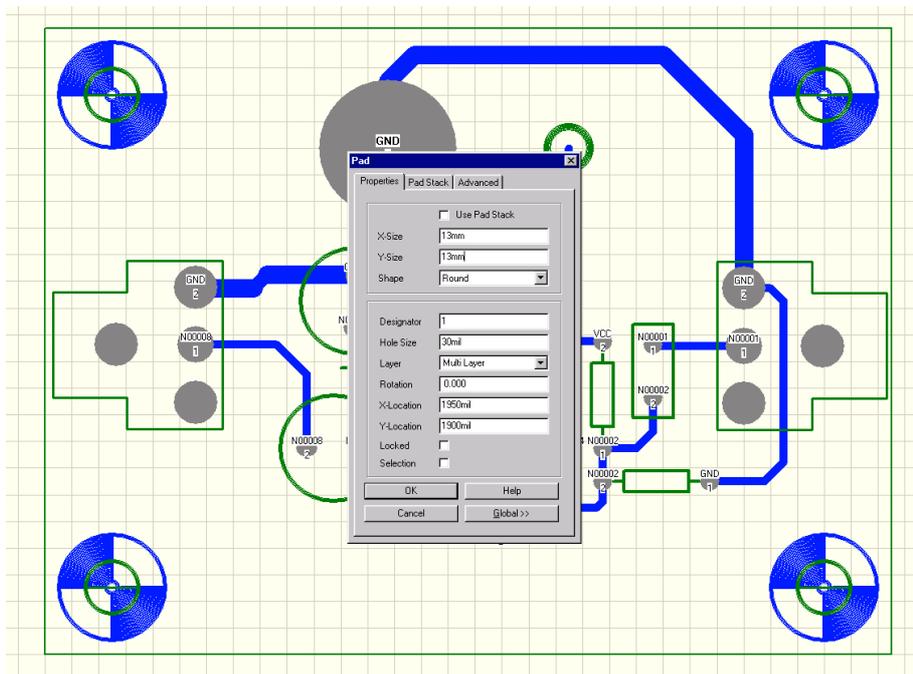
Falls Fehler festgestellt wurden, wird das entsprechende Netz und die Koordinaten aufgeführt. Elektrische Fehler (Kurzschlüsse, unterbrochene Netze) sind in jedem Fall zu beheben, Fehlermeldungen zu Abständen können eventuell ignoriert werden.

### Letzte Anpassungen

Einige PCB-Elemente bedürfen noch Anpassungen in der Grösse und die Komponentenbezeichner und Werte müssen platziert werden.

### Pads für 4mm Buchsen

Die 4mm Buchsen werden direkt in die Leiterplatte geschraubt. Dazu wird ein 8mm Loch in ein 13mm Pad gebohrt. Man editiert also die beiden Anschlusspads:



Ebenso werden die Masseanschlüsse der Cinch-Buchse auf 5mm Durchmesser vergrößert. Die Masseleiterbahnen werden gesamthaft auf 50 mil Breite gesetzt. Grundsätzlich können alle Elementeneigenschaften durch Doppelklicken im PCB geändert werden.

### Komponentenbezeichner sichtbar machen

Bis anhin waren die Komponentenbezeichner und die Werte unsichtbar. Für den Bestückungsplan werden diese nun sichtbar gemacht, indem die Eigenschaft *Hide* für den Bezeichner weggenommen wird und auch gerade die Schriftgröße von 60 mil auch 45 mil in der Dialogbox verkleinert wird (siehe folgendes Bild). Dies erfolgt am einfachsten mit einer globalen Änderung. Die überflüssigen Bezeichner, z.B. der Fadenkreuze werden gelöscht, indem ein leerer String eingegeben wird. Dasselbe wird für die Elementwerte wiederholt. Die Schriftgröße wird hier aber auf 60 mil belassen. Anschliessend werden die Strings in ansprechender Weise auf der Leiterplatte positioniert.

Man erhält schlussendlich die fertige Leiterplatte:

